

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 9 月 23 日 (23.09.2004)

PCT

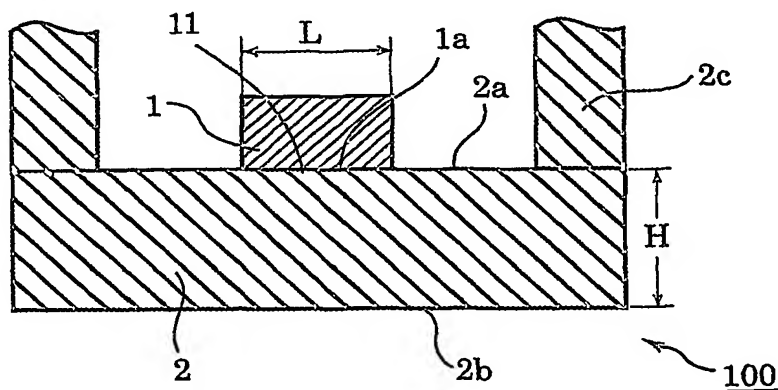
(10) 国際公開番号
WO 2004/082034 A1

- (51) 国際特許分類: H01L 33/00 (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 石津 定 (ISHIDU, Sadamu) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 桧垣 賢次郎 (HIGAKI, Kenjiro) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 石井 隆 (ISHII, Takashi) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 筑木 保志 (TSUZUKI, Yasushi) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP).
- (21) 国際出願番号: PCT/JP2004/002982
- (22) 国際出願日: 2004 年 3 月 8 日 (08.03.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-069711 2003 年 3 月 14 日 (14.03.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目 5 番 33 号 Osaka (JP).
- (74) 代理人: 中野 稔, 外 (NAKANO, Minoru et al.); 〒5540024 大阪府大阪市此花区島屋一丁目 1 番 3 号 住友電気工業株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: A semiconductor device in which heat generated from a semiconductor element can be removed sufficiently. The semiconductor device (100) comprises a substrate (2) having a bottom face (2b) and an element mounting face (2a) located oppositely to the bottom face (2b), and a semiconductor element (1) having a major surface (1a) being mounted on the element mounting face (2a). The ratio H/L between the length L of the major surface (1a) in the long side direction and the distance H from the bottom face (2b) to the element mounting face (2a) is set not smaller than 3.0. When the semiconductor element is a light emitting element, the element mounting face (2a) becomes a recess (2u) for receiving the element (1) and a metal layer (13) is provided on the surface of the recess (2u). When an electrode (32) for external connection is provided on the major surface (1a), a groove for preventing outflow of the connecting material (34) of the electrode (32) is made in the major surface (1a) at the connecting part on the recess side.

(57) 要約: 半導体素子から発生する熱を十分に除去することができる半導体装置を提供する。半導体装置 100 は、底面 2b と、その底面 2b と反対側に位置する素子載置面 2a とを有する基板 2 と、素子載置面 2a に載置される主面 1a を有する半導体素子 1 とを備える。主面 1 の長辺方向の長さを L と、底面 2b から素子載置面 2a までの距離 H との比率 H/L は 0.3 以上である。半導体素子が発光素子の場合、素子載置面 2a は凹部 2u をなし、そこに同素子 1 が配設され設けられ、凹部 2u の表面には、金属層 13 が設けられている。また主面 1a に外部と接続する電極 32 を設ける場合には、それを接続する部分の凹部側の主面 1a 上には、同電極 32 の接続部材 34 の流出を防ぐための溝が設けられている。

WO 2004/082034 A1



BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

半導体装置

技術分野

- 5 この発明は、半導体装置に関し、特に、半導体レーザまたは発光ダイオードなどの半導体発光素子を備えた半導体装置に関するものである。

背景技術

- 半導体装置にはその高性能化が求められており、それに搭載される半導体素子の発熱量は、急速に大きくなっている。半導体レーザまたは発光ダイオードなどの半導体発光表示装置も同様である。したがって半導体素子が搭載される部材には、その熱膨張係数が同素子のそれに近いことと、より高い熱伝導率が求められている。半導体装置の改良された放熱構造の一例が、特公平4-36473号公報に開示されている。その基板は、銅、タングステンおよびモリブデンを主成分とする複合材であり、その熱膨張係数が、搭載される半導体発光素子のそれに近い5.0ないし $8.5 \times 10^{-6} / \text{K}$ であるとともに、その熱伝導率が $200 \text{ W/m} \cdot \text{K}$ 以上と高い。以下本発明では、銅はCu、タングstenはWなどと元素を化学記号でも表す。また特開2002-232017号公報に開示された発明は、半導体装置の発光効率の改善を目的としたものであるが、その基板は、導体部が設けられた平板状の高熱伝導性セラミックスからなる。しかしながら、この種の発光装置も含め半導体装置では応用分野によっては、半導体素子の高出力化の要求によってその大型化が進み、発熱量も急速に大きくなってきている。特に半導体発光素子を備えた半導体装置では、近年発光量が急激に増大しており、それによる素子の大型化と発熱量の増大が顕著である。このため半導体装置の発熱部周辺の放熱効率を上げる新たな手段が望まれている。
- 10
- 15
- 20
- 25

発明の開示

本発明者等は、上述の課題を解決するため、半導体素子の周辺の構造を研究してきた。本発明は、半導体素子と、同素子が搭載される上面と、その反対側に位

置する底面とを有する基板とを備え、同素子の主面の長辺方向の長さ L と同基板の上面の半導体素子搭載部から底面までの距離 H との比 H/L が、 0.3 以上である半導体装置を提供する。これによって半導体素子から発生する熱の放散が十分に行われ、半導体装置の寿命を延ばすことができる。また本発明の半導体装置

5 には、上記に加え、半導体素子が発光素子であり、それが搭載される放熱基板の部分が凹部を形成するとともに、上面上に金属層が形成されているものも含まれる。これによって上記の放熱性改善に加え、発光素子の光が同金属層によって反射され、装置の発光効率を上げることができる。さらに本発明の半導体装置には、

10 以上に加え、同発光素子と電力供給のための端子板との間を繋ぐ接続部材が、凹部と別の位置に配置され、同接続部材の凹部への浸入を防ぐ手段が、同接続部材に隣接する上面上に設けられているものも含まれる。これによって接続部材が凹部の金属層を覆うことがなく、装置の発光効率の低下を抑えることができる。

図面の簡単な説明

- 15 図1は、この発明の実施の形態1に従った半導体装置の例を表す断面図である。
図2は、図1で示される半導体素子の一形態例を表す斜視図である。
図3は、図1で示される半導体素子のその他の形態例を表す斜視図である。
図4は、熱の放散を説明するために示す半導体装置の断面図である。
図5は、この発明の実施の形態2に従った半導体装置の例を表す断面図である。
- 20 図6は、図5で示される半導体発光素子の一形態例を表す斜視図である。
図7は、この発明の実施の形態3に従った半導体装置の例を表す断面図である。
図8は、図7中のVで示す部分の一形態の断面を拡大して表した図である。

発明を実施するための最良の形態

- 25 以下、この発明の実施の形態について、図面を参照して説明する。なお、以下に示す実施の形態において同一または相当する部分については同一の参照符号を付し、その説明については繰返さない。

(実施の形態1)

図1は、この発明の実施の形態1に従った半導体装置の例を表す断面図である。

図2は、図1で示される半導体素子の一形態例を表す斜視図である。図1の半導体装置100において、1は主面1aを有する半導体素子、2は、同素子が搭載される枠部2Cと一体化された基板である。2aと2bは、その上面と底面であり、これらの間の距離は、Hである。基板2の上面2aと対面している半導体素子1の主面1aは、この場合は矩形であり、その長辺方向の長さLは、長辺11のそれに、短辺方向の長さは、短辺12のそれにそれぞれ対応する。本発明の他の実施の形態も同様であるが、主面1aが矩形であれば、通常その反対側の面もほぼ同じ形状であるが、必ずしもそうでなくてもよい。図3に示されるように、主面が矩形以外の例もある。本発明の半導体素子の主面の長辺方向の長さは、主面に垂直な方向に投影した像の輪郭から計量される。図3Aないし3Eはその例であり、Lと表示された部分が長辺方向の長さである。例えば、それが円形や正方形であれば、それぞれその直径およびそのいずれかの辺の長さ、楕円であれば、その長径である。なお基板の上面と底面との距離は、Hである。本発明の半導体装置においては、比 L/H が0.3以上である。好ましくは0.45ないし1.5であり、より好ましくは0.5ないし1.25である。

本発明の他の実施の形態も同様であるが、図4は熱の放散を模式的に説明するために示す半導体装置の断面図である。半導体発光素子1から熱Qが発生すると、熱はおおよそ矢印50で示すように基板2内で広がりながら基板2の底面2bに伝わる。距離Zを大きくすることで、基板2の底面2bの放熱に寄与する面積を大きくすることができる。すなわち、半導体発光素子1から発生した熱を効率よく放熱することができる。距離Zを大きくするためには、距離Hを大きくすることが必要となる。そのため、本発明では、距離Hを大きくして、底面2bからの放熱量を大きくしている。また、この放熱効果を確実なものとするために距離Yは第1の辺11の長さLの2倍以上であることが好ましい。

本発明の他の実施の形態も同様であるが、基板2は、放熱部材でもあり、その材料は、半導体装置に求められる要求特性に応じたそのパッケージデザインにも左右される。また半導体装置への実装も含め、その製造が容易であり安価であること、軽量であること、実用寿命が長いことなどが望まれる。しかし第一に要求される特性は、前述のように、その熱膨張係数が半導体素子のそれに近いことと、

熱伝導率が高いことである。本発明の基板の熱伝導率は、 $170\text{ W/m}\cdot\text{K}$ 以上、さらには $200\text{ W/m}\cdot\text{K}$ 以上であるのが望ましい。

基板の材料は、(1) 無機・有機の各種材料とそれらの化合物、(2) これらが化
5 Composite Materialと言う。) および (3) それらが巨視的に組み合わせられ合体
された物 (本発明では、これを複合体、Combined Materialと言う。) とに分け
られる。

(1) の無機材料では、C (例えば黒鉛、ダイヤモンド)、Si などの半金属、
Al、Cu、Ag、Au および長周期律表の 4a ないし 7a 族、8a 族の遷移金
10 属の元素を主成分とする金属材料、TiC、ZrN などの金属と半金属の化合物、
SiC や B_4C などの半金属同士の化合物、 Si_3N_4 や BN などの半金属と非金
属の化合物、AlN のような金属と半金属の化合物がある。また有機材料では、
生体内や自然界に存在するかまたは合成された化合物があり、DNA、酵素、天
然または合成のゴム・繊維・樹脂、有機金属化合物などが挙げられる。

15 (2) は、(1) の各種材料を微視的に混合分散または配置させたものである。
例えば Cu-W、Cu-Mo、Al-SiC、Al-AlN、Ag-C、Si-SiC など各種の複合材がある。(3) は、(1) と (2) の中のいくつかの材料
種のバルクでの組み合わせである。例えば Cu と Mo、Al と SiC などの積層体、
中央部が Cu で外周部が Cu-Mo からなる板状のもの、厚み方向に Cu 量の異
20 なる Cu-Mo 層が傾斜機能的に積層されたものなど、沢山の形態が挙げられる。
これらは、パッケージデザインに合せて適正に設定すればよい。以下代表的な基
板の実施形態事例を紹介する。

例えば、上述の Cu-W や Cu-Mo 複合材の場合、Cu の含有量が 5 ないし 4
0 質量% の範囲では、熱膨張係数は、通常 5 ないし $12\times 10^{-6}/\text{K}$ となる。また、
25 Al-SiC を主成分とする複合材を基板 2 として用いた場合、SiC の含有量
が 10 ないし 70 質量% の範囲、熱膨張係数は 8 ないし $20\times 10^{-6}/\text{K}$ の範囲とな
る。そこで半導体素子 1 が、GaN、GaAs、InP、Si の場合を想定する。
これらの熱膨張係数は、3 ないし $7\times 10^{-6}/\text{K}$ であるから、基板の熱膨張係数も
それに近づけることが望ましい。したがって Cu-W や Cu-Mo 複合材の場合、

Cuの含有率を5ないし40質量%の範囲にすることが好ましい。より好ましくは、10ないし35質量%、さらに好ましくは、10ないし20質量%である。これらの複合材は、WやMoの粉末を主成分とした成形体を作るか、またはさらにそれを焼結してそれらの多孔体を作り、その空孔にCuを溶浸する溶浸法(Infiltrating Method)か、または予めCuとWまたはCuとMoを主成分とした粉末の混合物を成形し、それを焼結する焼結法(Sintering Method)で通常作られる。また例えば、基板にAl-SiC複合材が使われる場合、そのAlの含有率を25ないし35質量%の範囲にすることが好ましい。この材料は、例えばAl溶融液中にSiC粉末を分散させたものを冷却する鑄造法、SiCを主成分とした多孔体の空孔内にAlを溶浸させる含浸法、Al粉末とSiCの粉末を主成分とした混合物を成形した後、これを焼結する焼結法などによって製造することができる。

また図示しないが、半導体素子1への電気接続のために基板2との間に適宜ボンディングワイヤ、フリップチップ、ビアホールなどの接続手段が設けられる。

本発明の他の実施の形態も同様であるが、基板2の素子搭載面2aには、半導体素子の接続や同素子への通電のために金属層13が形成される場合がある。その場合、この金属層を十分な接合強度で形成するためには、面2aの表面粗さは、JIS規定(JIS B 0601)における最大粗さRmaxで0.1ないし20 μ mの範囲にコントロールされていることが好ましい。0.1 μ mより小さいと、金属層を形成した場合、アンカー効果が得難い。他方20 μ mを越えると、その表面に酸素などのガスの吸着量が多くなり、金属層を形成する時の放出ガス量が増加し、成膜に必要な真空度が得難くなる。より好ましくは、0.1 μ m以上8 μ mである。8 μ mを越えると、接合時に空孔が生じ易くなり、接合強度のばらつき易くなるからである。

本発明の半導体装置は、以上述べたように半導体素子の主面と基板の設計寸法を特定の範囲にコントロールすることによって、同素子から発生する熱の放散をより円滑に行なうことができる。これによって、同素子の過度の温度上昇による半導体装置の出力の低下や同素子周辺の部材の劣化を大幅に低減することができ、装置の高出力化と実用寿命の延長が可能となる。

(実施の形態 2)

図 5 は、この発明の実施の形態 2 に従った半導体装置の断面図である。半導体素子 1 は、この場合は発光素子である。この装置 100 には、上述の H/L の設計コントロールがなされている。素子搭載面 2 a には金属層 13 が形成されており、好ましくは前述のような表面形態で形成されている。この実施の形態の場合、金属層には発光素子 1 から放たれた光を反射させる役割がある。そのため、金属層は、反射率の大きい金属、例えば銀またはアルミニウムまたはそれらを主成分とした金属で通常は構成され、めっきや蒸着により素子搭載面を覆うように形成される。素子搭載面のみならず、それ以外の部分または基板 2 の全面に金属層が形成されていても構わない。なお基板本体が、例えば金属材料などからなり導電性を有する場合には、電気メッキ法による光沢銀メッキが好ましい。また素子搭載面自体の反射率が高ければ、この金属層を設けなくてもよい。また、図 1 では、凹部 2 u に金属層 13 が設けられているが、凹部 2 u が存在しないような基板 2 を用い、その基板 2 の素子搭載面 2 a に金属層 13 を設けてもよい。

15 基板 2 の厚み、すなわち、底面 2 b から素子搭載面 2 a までの距離 H は、半導体発光素子 1 の寸法に従って様々に設定することが可能であるが、例えば距離 H を 0.3 mm 以上 10 mm 以下とすることができる。

金属層 13 と接触するように半導体発光素子 1 が設けられている。同素子は、例えば ZnSe、GaAs、GaP、GaN、InP などの III-V 族または III-IV 族の化合物半導体発光素子で構成される。ここで、III 族元素は亜鉛 (Zn) およびカドミウム (Cd) を含む。II 族元素は、ホウ素 (B)、アルミニウム (Al)、ガリウム (Ga) およびインジウム (In) を含む。V 族元素は、窒素 (N)、リン (P)、ヒ素 (As) およびアンチモン (Sb) を含む。VI 族元素は、酸素 (O)、硫黄 (S)、セレン (Se) およびテルル (T) を含む。

20 なおサファイヤ等の基板上にそれらの化合物半導体が形成されていてもよい。

また基板 2 は、たとえば Fe-Ni 合金または Fe-Ni-Co 合金で構成されてもよい。さらに、素子搭載面 2 a と金属層 13 との間に中間層 (図示せず) を設けてもよく、中間層としては、例えば Ni、Ni-Cr、Ni-P、Ni-B、Ni-Co、Cu および Au などが挙げられる。これらはめっきで形成する

ことができる。また、蒸着で形成する場合には、Ti、V、Cr、Ni、NiCr合金、Cu、W、Zr、NbおよびTaなどが挙げられる。また、上述のめっき層および／または蒸着層の積層であってもかまわない。中間層の厚みは0.01ないし5 μm が好ましく、より好ましくは0.1ないし1 μm である。

- 5 この実施の形態においても半導体素子の主面1aの長辺方向の長さLと基板2の上面と底面間の距離Hとの関係は、前形態と変わらない。図6がこの形態の半導体素子の斜視図である。この場合には、同素子に段差部1dがあるが、無くてもよい。半導体発光素子1の辺11が長辺であり、辺12が短辺である。この場合には辺11の長さがLに相当するが、それは、発光素子の段差部1dとほぼ垂直に延び、辺12は、同段差部とほぼ平行に延びる。辺11と12がほぼ同じ長さの場合もある。さらに主面1aが矩形でない場合は、前述の通りである。例えばそれが矩形であっても、そのコーナーが丸くなっている場合には、主面1aの投影された外輪に沿って外挿線を引いて矩形に近似し、その長辺をLとみなす。
- 10

- 15 この実施形態の場合、半導体発光素子1は、その主表面1aおよび／または主表面1aと反対側から電力が供給され、半導体発光素子内に設けられた発光層(図示せず)から光が放たれる。半導体発光素子は、発光ダイオードであってもよく、また半導体レーザであってもよい。さらに、半導体発光素子から発光される光の波長は特に制限されるものではない。

- 20 基板2には、それを貫通する貫通孔2hが設けられている。貫通孔2hはほぼ円筒形状であり、その内側には絶縁ガラス4およびピン3aおよび3bが設けられている。ピン3aおよび3bは半導体発光素子1に電力を供給するためのもので、ステンレス鋼(SUS)またはFe-Co-Ni合金により構成される。また、電気抵抗が小さい部材であれば、他の組成によりピン3aおよび3bを形成してもよい。絶縁ガラス4は、貫通孔2h内にピン3aおよび3bを位置決めするために設けられており、貫通孔2hを充填し、かつピン3aおよび3bと基板2とを絶縁する働きを有する。
- 25

ボンディングワイヤ21および22は、ピン3aおよび3bと半導体発光素子1とを電氣的に接続する。ピン3aおよび3bから供給される電力はボンディングワイヤ21および22を通じて半導体発光素子1に供給される。なお、ボンデ

イングワイヤ 21 および 22 は金、アルミニウムまたはそれらの合金で構成することが可能である。

5 なお、半導体発光素子 1 は、高出力化のため、その長辺方向の長さ、すなわちこの場合には長辺の長さ H が 1 mm 以上か、または主表面 1a の面積が 1 mm² 以上であることが好ましい。

10 半導体発光素子 1 から発生する熱を外部に充分に放出して除去しないと、素子自体の温度が上昇して、その発光効率を低下させたり、光の波長がずれ一定の色彩の発光ができなくなる。さらにはその熱によって蛍光体などの周辺部材が劣化する。以上の結果、半導体装置の寿命が短くなり易くなる。特に発光素子の L が 1 mm 以上の場合に、素子の中央部の温度が上昇し易く、寿命が短くなり易くなる。本実施形態の半導体装置では、 H/L を最適化しているため、熱の放散が充

分行なわれるため、以上の問題の発生が抑えられる。
また本実施の形態 2 では、以上の放熱性改善に加え、発光素子の光が金属層によって反射され、装置の発光出力を上げることができる。

15 (実施の形態 3)

図 7 は、この発明の実施の形態 3 に従った半導体装置の断面図である。図 8 は、図 7 中の V で囲んだ部分を拡大して示す断面図である。この半導体装置には、上述の H/L の設計コントロールがなされている。また素子搭載面には金属層が形成されており、好ましくは前述のような表面形態で形成されている。またこの金
20 属層には発光素子 1 から放たれた光を反射させる役割がある。図 7 に示されるように、この実施の形態の半導体装置 100 では、実施の形態 2 とは異なり、ピンが設けられていない。基板 2 上には接続部材 33 が設けられており、絶縁板 31 と電極 32 とで形成される端子板 34 が、接続部材 33 によって基板 2 に固定されている。接続部材 33 は、例えばろう材や接着剤であり、基板 2 には、それが
25 凹部 2u へ流れるのを防止する手段として溝 2t が設けられている。凹部 2u に接続部材 33 が流れると、凹部 2u の表面に凹凸ができ、光の反射率が低下するからである。なお同じ目的が達成されれば、別の手段でも構わない。例えば凹凸部分を設けてもよい。絶縁板 31 は、例えばセラミックにより構成されるが、絶縁板 31 の代わりに絶縁性を有する膜、例えばシリコン窒化膜またはシリコン酸

化膜を設けてもよい。絶縁板 3 1 上には、ボンディングワイヤ 2 1 から 2 4 と電気的に繋ぐために導電性の電極 3 2 が設けられる。この電極は、印刷、蒸着、メッキなどによって形成される。溝 2 t は、例えば、機械加工やサンドブラストで形成してもよい。または基板 2 の表面に形成される下地メッキを部分的に除くか、
5 または部分的にメッキされない領域を設けることによって形成してもよい。なおこの溝の幅は、 $50\text{ }\mu\text{m}$ 以上 1 mm 以下であることが望ましく、より望ましくは $100\text{ }\mu\text{m}$ 以上 $500\text{ }\mu\text{m}$ 以下である。幅が小さ過ぎると接続部材がそれを持ち越え易くなり、大き過ぎるとスペースが無駄になる。以上述べてきたように、この発明の実施の形態 3 の半導体装置では、凹部 2 u と別の位置に設けられ基板 2
10 と端子板 3 4 とを接続する接続部材 3 3 をさらに備える。基板 2 には、接続部材 3 3 が凹部 2 u へ流れるのを防止する手段としての溝 2 t が設けられている。このように構成された、この発明の実施の形態 3 の半導体装置は、接続部材が凹部の金属層を覆うことがなく、装置の発光効率の低下を抑えることができる。

15 実施例

実施例では、図 1、図 7 および図 8 で示す半導体装置 1 0 0 を用いて、半導体発光素子 1 を発光させた場合の半導体発光素子 1 の温度を測定した。

(実施例 1)

まず、銅を 1 5 質量%含みタングステンを 8 5 質量%含む複合材で構成される
20 基板と、GaN系の化合物半導体発光ダイオードからなる半導体発光素子 1 とを有する図 7 の構造の半導体装置 1 0 0 を用意した。この半導体装置 1 0 0 の底面 2 b を銅のフレーム上に搭載した。上述のような材質からなり、基板 2 の寸法 Y、素子寸法 L (長辺長さ L)、基板厚み H (素子搭載面 2 a から底面 2 b までの距離 H) がさまざまに設定された、表 1 で示すサンプルを用意した。

25 これらのサンプル 1 から 1 0 の半導体発光素子 1 に 1 A の電流を流して発光させ、発光後 1 分経過したときの温度 T 1 を、放射温度計 (非接触) を用いて測定した。さらに発光を続け、発光後 3 分経過したときの温度 T 3 をそれぞれのサンプル 1 から 9 について測定した。温度上昇率 $((T 3 - T 1) / T 1)$ をそれぞれのサンプル 1 から 1 0 について測定した。その結果も表 1 に示す。表 1 の温度上

- 昇率において「◎」は、温度上昇率が10%未満であったことを示す。「○」は温度上昇率が20%未満であったことを示す。「X」は温度上昇率が20%以上であったことを示す。表1より、本発明外のサンプル2では温度上昇率が大きいため、放熱性が低くなっていることが分かる。それ以外のサンプルでは、本発明の範囲内であるため温度上昇率を適切に制御できていることがわかる。特に表には示さないが、5から7のサンプルでは、特に温度上昇率が、5%以下であった。

表1

サンプル No.	板寸法 Y (mm)	素子寸法 L (mm)	基板厚み H (mm)	H/L	温度 上昇率
1	3	1	1	1	◎
2	3	1	0.2	0.2	X
3	3	1	0.3	0.3	○
4	3	1	0.45	0.45	○
5	3	1	0.5	0.5	◎
6	3	1	0.75	0.75	◎
7	3	1	1.25	1.25	◎
8	3	1	1.5	1.5	◎
9	3	1	2	2	◎
10	2	1	1	1	◎

- また、上記基板とほぼ同じサイズのAlを30質量%含みSiCを70質量%含む複合材の基板と、上記発光素子とほぼ同じサイズのSi半導体素子を使い、上記とほぼ同じようなH/L域の図1と同じ基本構造の試料を用意した。上記と同じ手順にてほぼ同じH/Lの領域において実動させて、素子表面の温度上昇率を確認したところ、上記と同じ傾向の結果が得られた。
- 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

この発明に従えば、半導体素子から発生する熱を十分に除去することができる半導体装置を提供することができる。また発光素子を備えた半導体装置では、発光効率に優れたものを提供することができる。

請求の範囲

1. 半導体素子と、該素子が搭載される上面と、その反対側に位置する底面とを有する基板とを備え、該半導体素子の主面の長辺方向の長さ L と該基板の上面の半導体素子搭載部から底面までの距離 H との比 H/L が、 0.3 以上である半導体装置。
5
2. 半導体素子が発光素子であり、該素子が搭載される基板の部分が凹部を形成するとともに、上面上に金属層が形成されている請求項 1 に記載の半導体装置。
3. 前記半導体発光素子と該素子への電力供給のための端子板との間を繋ぐ接続部材が、凹部と別の位置に配置され、同接続部材の凹部への浸入を防ぐ手段が、
10 同接続部材に隣接する上面上に設けられている請求項 2 に記載の半導体装置。

補正書の請求の範囲

[2004年5月25日(25.05.04)国際事務局受理：出願当初の請求の範囲1
は補正された；他の請求の範囲は変更なし。(1頁)]

1. (補正後) 主表面の面積が 1 mm^2 以上の半導体素子と、該素子が搭載される上面と、その反対側に位置する底面とを有する熱伝導率が $170\text{ W/m}\cdot\text{K}$ 以上の基板とを備え、該半導体素子の主面の長辺方向の長さ L と該基板の上面の半導体素子搭載部から底面までの距離 H との比 H/L が、 0.3 以上である半導体装置。
2. 半導体素子が発光素子であり、該素子が搭載される基板の部分が凹部を形成するとともに、上面上に金属層が形成されている請求項1に記載の半導体装置。
- 10 3. 前記半導体発光素子と該素子への電力供給のための端子板との間を繋ぐ接続部材が、凹部と別の位置に配置され、同接続部材の凹部への浸入を防ぐ手段が、同接続部材に隣接する上面上に設けられている請求項2に記載の半導体装置。

FIG. 1

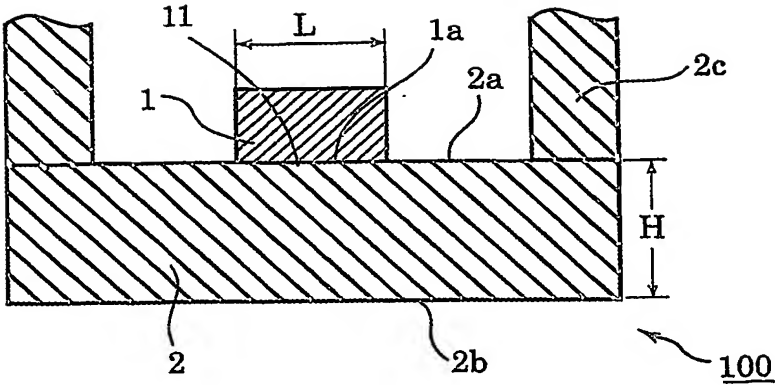


FIG. 2

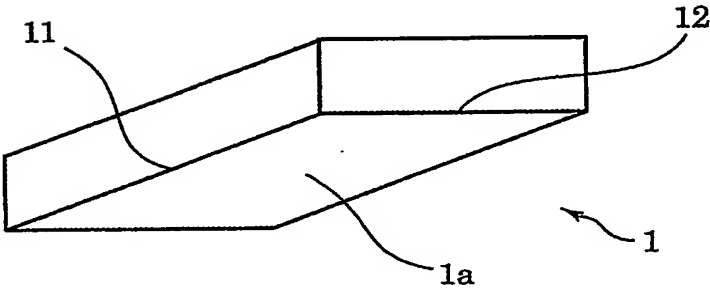


FIG. 3A

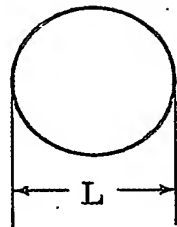


FIG. 3B

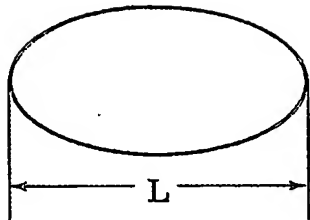


FIG. 3C

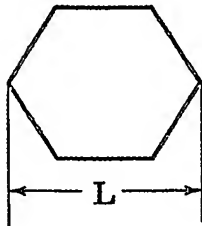


FIG. 3D

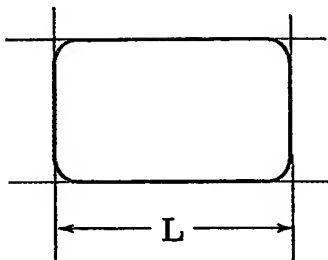


FIG. 3E

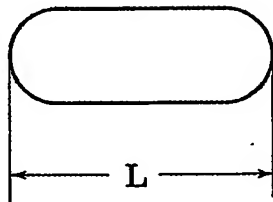
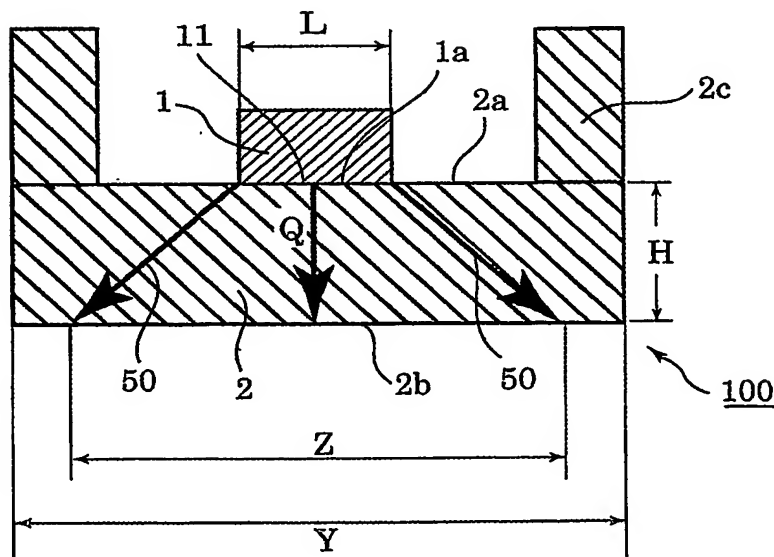


FIG. 4



3 / 4

FIG. 5

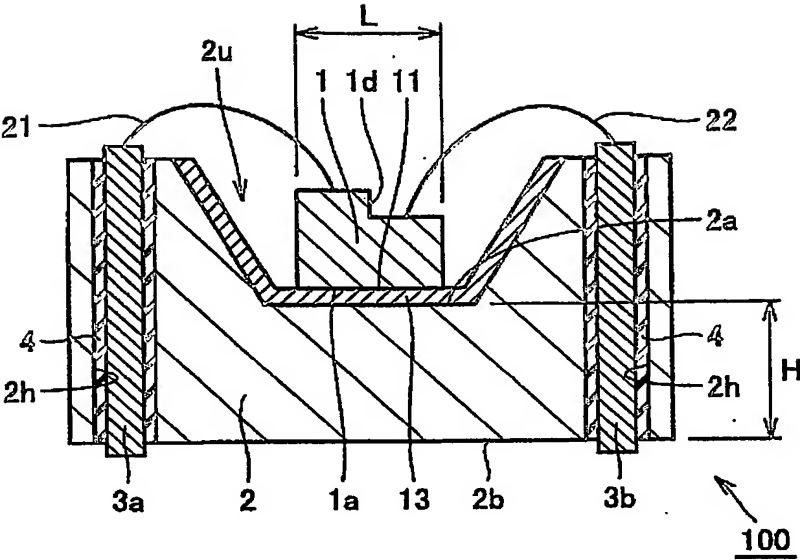


FIG. 6

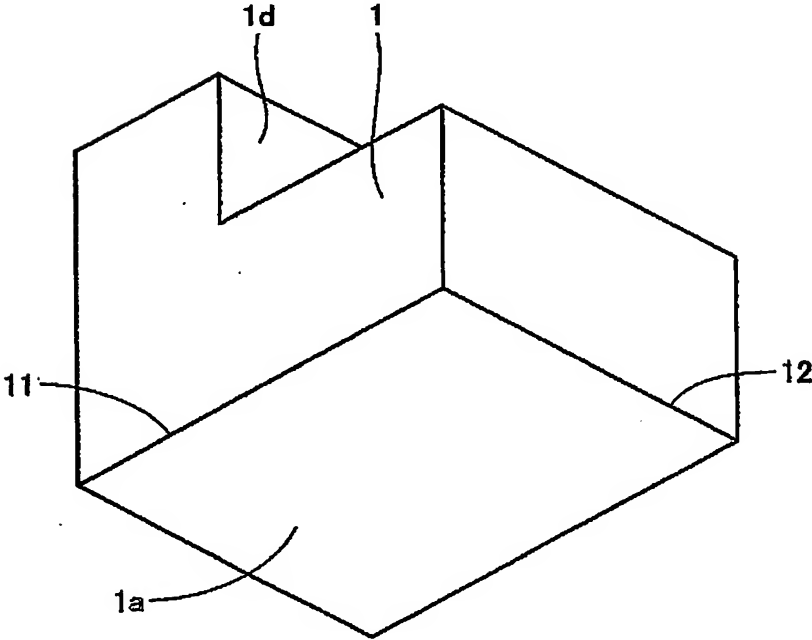


FIG. 7

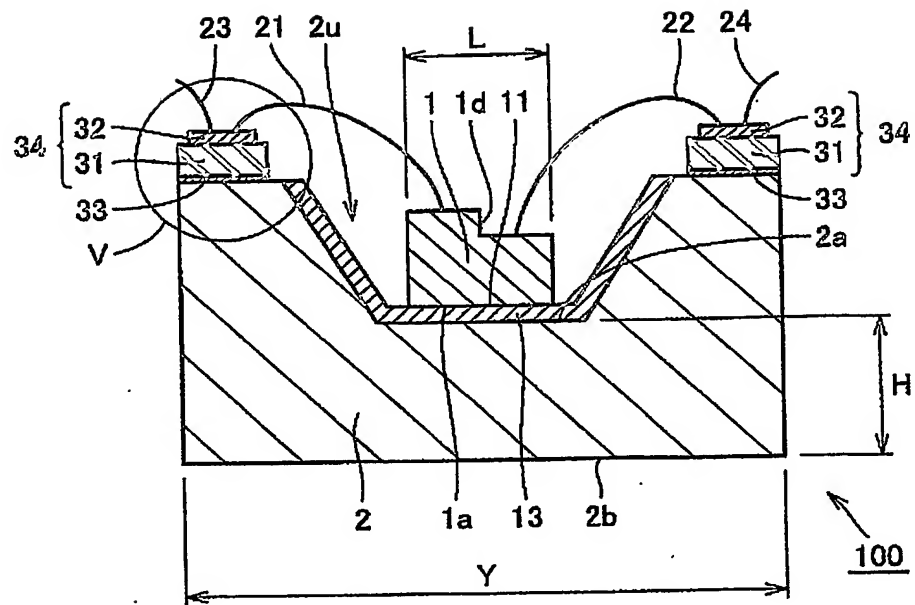
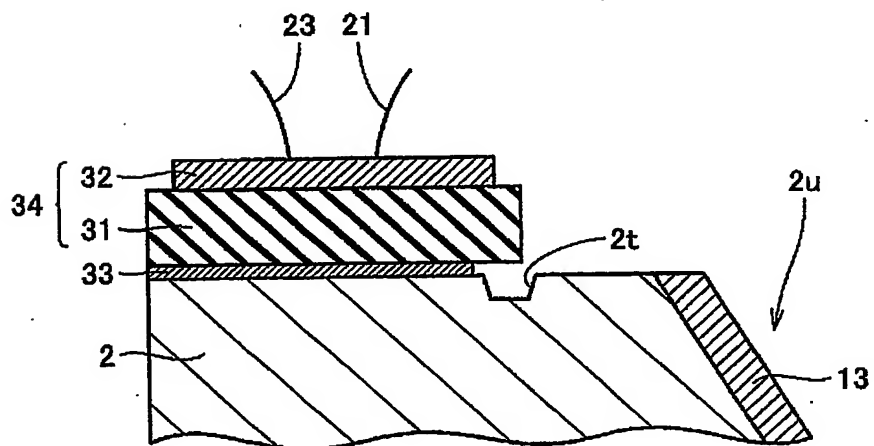


FIG. 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002982

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L33/00, H01L23/12, H01L21/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 10-150227 A (Rohm Co., Ltd.); 02 June, 1998. (02.06.98), Par. Nos. [0017], [0030]; Figs. 1 to 6 (Family: none)	1 2-3
X Y	JP 2003-17754 A (Rohm Co., Ltd.), 17 January, 2003 (17.01.03), Par. No. [0013]; Figs. 1 to 4. (Family: none)	1 2-3
Y	JP 11-26647 A (Sharp Corp.), 29 January, 1999 (29.01.99), Par. Nos. [0016] to [0020]; Fig. 1 (Family: none)	2-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 March, 2004 (30.03.04)

Date of mailing of the international search report
13 April, 2004 (13.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002982

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 60-74485 A (Toshiba Corp.), 26 April, 1985 (26.04.85), Full text; all drawings (Family: none)	3

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl¹ H01L33/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl¹ H01L33/00 H01L23/12 H01L21/52

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 10-150227 A(ローム株式会社)1998. 06. 02, [0017], [0030], 図1-6 (ファミリーなし)	1 2-3
X Y	JP 2003-17754 A(ローム株式会社)2003. 01. 17, [0013], 図1-4 (ファミリーなし)	1 2-3
Y	JP 11-26647 A(シャープ株式会社), 1999. 01. 29, [0016]-[0020], 図1 (ファミリーなし)	2-3
Y	JP 60-74485 A(株式会社東芝)1985. 04. 26, 全文, 全図 (ファミリーなし)	3

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

30. 03. 2004

国際調査報告の発送日

13. 4. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 坂本 薫昭

4R 9265

電話番号 03-3581-1101 内線 6738